

COPPER PLATED CERAMIC BOARD, PELTIER ELEMENT USING THE SAME AND METHOD FOR PRODUCING COPPER PLATED CERAMIC BOARD

Publication number: JP2001130986

Publication date: 2001-05-15

Inventor: NUMAKURA IWAO; TSUKADA NORIAKI

Applicant: YAMATOYA SHOKAI

Classification:

- international: C04B41/90; C04B41/52; C23C18/31; C23C28/00; C23C28/02; C25D5/54; C25D7/00; H01L35/28; H05K3/38; H05K1/03; C04B41/89; C04B41/45; C23C18/31; C23C28/00; C23C28/02; C25D5/54; C25D7/00; H01L35/28; H05K3/38; H05K1/03; (IPC1-7): C04B41/90; C23C18/31; C25D7/00

- European: C04B41/52; C23C28/00; C23C28/02B; C25D5/54; H01L35/28; H05K3/38E

Application number: JP20010003865 20010111

Priority number(s): JP20010003865 20010111; JP20000127600 20000427

Also published as:



US6391473 (B2)

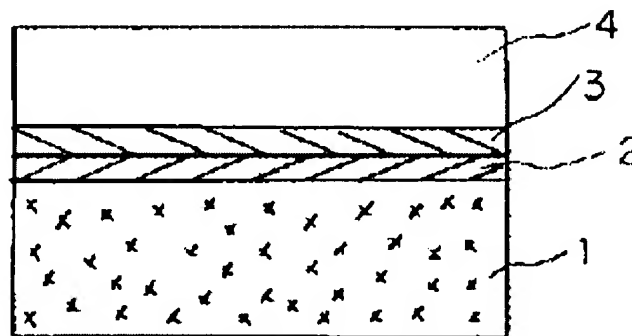
US2001050100 (A1)

Report a data error here

Abstract of JP2001130986

PROBLEM TO BE SOLVED: To greatly improve adhesivity of copper plated layer to conventional ceramic board so as to obtain high reliability of copper plated ceramic board for electronic parts.

SOLUTION: This method for producing the copper plated ceramic board is characterized in that the method comprises (1) a first process for forming a dry thin film chromium layer on a ceramic board, (2) a second process for forming a dry thin film gold layer on the thin film chromium layer and (3) a third process for copper plating on the thin film gold layer.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-130986

(P2001-130986A)

(43) 公開日 平成13年5月15日 (2001.5.15)

(51) Int.Cl.⁷

識別記号

F I

データベース*(参考)

C 0 4 B 41/90

C 0 4 B 41/90

A

C 2 3 C 18/31

C 2 3 C 18/31

A

C 2 5 D 7/00

C 2 5 D 7/00

G

審査請求 有 請求項の数10 O L 公開請求 (全 6 頁)

(21) 出願番号 特願2001-3865(P2001-3865)

(22) 出願日 平成13年1月11日(2001.1.11)

(31) 優先権主張番号 特願2000-127600(P2000-127600)

(32) 優先日 平成12年4月27日(2000.4.27)

(33) 優先権主張国 日本(J P)

(71) 出願人 390018614
株式会社ヤマトヤ商会
東京都港区虎ノ門5丁目9番7号

(72) 発明者 沼倉 巖
東京都港区虎ノ門5-9-7 株式会社ヤマトヤ商会内

(72) 発明者 塚田 典明
東京都港区虎ノ門5-9-7 株式会社ヤマトヤ商会内

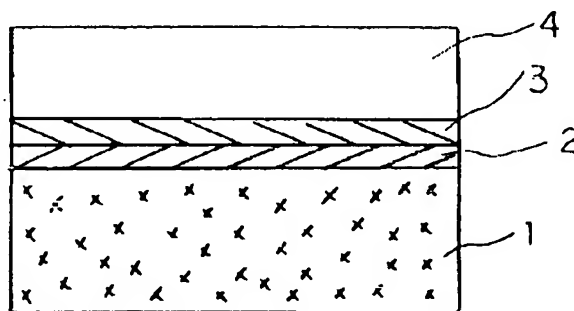
(74) 代理人 100092222
弁理士 水野 喜夫

(54) 【発明の名称】 銅メッキセラミックス基板、及びそれを用いたパルチエ素子、並びに銅メッキセラミックス基板の製造方法

(57) 【要約】

【課題】 電子部品用の銅メッキセラミックス基板の高信頼性を図るために、従来のセラミックス基板に対する銅メッキ層の密着性を大幅に改善する。

【解決手段】 銅メッキセラミックス基板の製造法において、(1).セラミックス基板上に乾式薄膜クロム層を形成する第一工程、(2).次いで前記薄膜クロム層上に乾式薄膜金(キン)層を形成する第二工程、(3).次いで前記薄膜金(キン)層上に銅メッキを行う第三工程、から成ることを特徴とする銅メッキセラミックス基板の製造方法。



【特許請求の範囲】

【請求項1】 セラミックス基板上に、薄膜クロム層と、薄膜金（キン）層と、銅メッキ層とを順次積層したことを特徴とする銅メッキセラミックス基板。

【請求項2】 薄膜クロム層と薄膜金（キン）層との間に、乾式の薄膜製作法に適用できる他の金属の薄膜層を形成した請求項1記載の銅メッキセラミックス基板。

【請求項3】 他の金属が、ニッケル、モリブデン、タングステン、チタン、銀、のなかから選ばれた少なくとも1つである請求項2記載の銅メッキセラミックス基板。

【請求項4】 セラミックス基板が、酸化アルミニウム、窒化アルミニウム、炭化ケイ素、のなかから選ばれた少なくとも1つである請求項1～3のいずれか1項に記載の銅メッキセラミックス基板。

【請求項5】 銅メッキが、電解銅メッキまたは無電解銅メッキである請求項1～4のいずれか1項に記載の銅メッキセラミックス基板。

【請求項6】 請求項1～5のいずれか1項に記載の銅メッキセラミックス基板に、異種の導体、又は、半導体を搭載したことを特徴とするペルチエ素子。

【請求項7】 銅メッキセラミックス基板の製造法において、

- (1).セラミックス基板上に乾式薄膜クロム層を形成する第一工程、
- (2).次いで前記薄膜クロム層上に乾式薄膜金（キン）層を形成する第二工程、
- (3).次いで前記薄膜金（キン）層上に銅メッキを行う第三工程、から成ることを特徴とする銅メッキセラミックス基板の製造方法。

【請求項8】 第一工程と第二工程の間に、他の金属の乾式薄膜を形成する工程を付加した請求項7記載の銅メッキセラミックス基板の製造方法。

【請求項9】 セラミックス基板が、酸化アルミニウム、窒化アルミニウム、炭化ケイ素のなかから選ばれた少なくとも1つである請求項7または8記載の銅メッキセラミックス基板の製造法。

【請求項10】 銅メッキが、電解銅メッキまたは無電解銅メッキである請求項7～9のいずれか1項に記載の銅メッキセラミックス基板の製造法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、高性能、高信頼性に優れた電子部品用の銅メッキセラミックス基板、及びそれを用いたペルチエ素子、並びに銅メッキセラミックス基板の製造方法に関するものである。

【0002】更に詳しくは、本発明は、半田付け等における衝撃熱で、被加工物（セラミックス基板）とメッキ層の膨れや剥離性を完全に防止することが出来る新規な銅メッキセラミックス基板の製造方法を中核とし、か

つ、前記製造方法により得られる銅メッキセラミックス基板、及び、前記銅メッキセラミックス基板を応用したペルチエ素子に関する。

【0003】

【従来の技術】産業界において、銅メッキ応用製品は広く使用されている。例えば、銅メッキ液、シアン化銅メッキ液、ピロ燐酸銅メッキ液を用いて、被加工物を陰極とし、金属銅を陽極として直流電流を与え、被加工物に銅が析出した銅メッキ物、あるいは、無電解銅メッキ液を用い、被加工物に銅が析出した銅メッキ物が広く使用されている。なお、前記銅メッキ物において、被加工物の素材がセラミックス基板の場合、銅メッキセラミックス基板といわれている。また、素材がプラスチック基板の場合、銅メッキプラスチック基板といわれているが、業界によってはプリント基板と呼ばれることもある。

【0004】従来から銅メッキセラミックス基板は、種々の電子部品に使用されている。例えば、半導体機器、小型通信機器、中継機器、チップキャリアー、ペルチエ素子などの電子部品に多用されている。

【0005】従来から銅メッキセラミックス基板は、セラミックス表面をアルカリ、酸、サンドブラストなどにより表面処理した後に、無電解銅メッキ処理を行った後、電解銅メッキを施したり、あるいは、セラミックス基板上に他の金属を乾式薄膜法（蒸着法など）により形成した後に銅メッキを施すことにより製造されている。前記した金属としては、コバルト、ニオブ、タンタル、チタン、鉄-ニッケル-クロム合金、モリブデン、タングステンなどがある（高塩治男、セラミックス接合・接着技術集成、昭和60年）。

【0006】当業界において、銅メッキセラミックス基板のその他の製造方法としては、次のようなものが知られている。

①.セラミックス基板上に直接銅箔（または銅板）を接合する方法がある（A. K. Varchneya and R. J. Petti, J. Am Ceram, Soc. 61, 1978年）。

②.セラミックス基板上に、導電性物質（銀、金、銅、ニッケルなど）のペーストを印刷法、その他の方法で塗布し、この上にそのままメッキを施す方法、あるいは、数百度で焼成した後にメッキを施す方法、または、焼成後そのまま用いる方法がある。

【0007】しかしながら、従来の方法においては、銅メッキ層とセラミックス基板との密着性が不十分であり、半田付けや高温使用において銅メッキ層が膨れたり剥離したりする欠点がある。

【0008】

【発明が解決しようとする課題】本発明は、前記した従来技術の限界に鑑み創案されたものである。本発明者は、銅メッキセラミックス基板において、セラミックス基板上に銅メッキ層を設ける際、予めセラミックス基板

上に乾式薄膜クロム層と乾式薄膜金（キン）層を設けたとき、格段に銅メッキ層の密着性が向上することを見出した。

【0009】本発明は前記した知見をベースとするものであり、本発明により電子部品、特にペルチエ素子用の基板として有用な高信頼性の銅メッキセラミックス基板が提供される。

【0010】

【課題を解決するための手段】本発明を概説すれば、本発明は、銅メッキセラミックス基板、及びそれを用いたペルチエ素子、並びに銅メッキセラミックス基板の製造方法に関するものであり、より具体的には、(1).セラミックス基板上に、薄膜クロム層と、薄膜金（キン）層と、銅メッキ層とを順次積層したことを特徴とする銅メッキセラミックス基板、(2).前記銅メッキセラミックス基板に、異種の導体又は半導体を搭載したことを特徴とするペルチエ素子、及び、(3).前記銅セラミックス基板の製造方法として、

- ①. セラミックス基板上に乾式薄膜クロム層を形成する第一工程、
- ②. 次いで前記クロム層面上に乾式薄膜金層を形成する第二工程、
- ③. 次いで前記薄膜金層上に銅メッキを行う第三工程、を含むことを特徴とする銅メッキセラミックス基板の製造方法に関するものである。

【0011】以下、本発明の技術的構成及び実施態様について詳しく説明する。

【0012】従来の銅メッキセラミックス基板の製造方法において、例えば、セラミックス基板の表面を粗面化処理し、これに無電解銅メッキ及び電解銅メッキを施す方法、または、伝導性物質のペーストを塗布後、銅メッキを施す方法は、次のような欠点がある。

【0013】セラミックス基板表面を粗面化処理することにより、その表面は凹凸状になり、これに無電解銅メッキを施すと前記凹凸部に結晶化していない粒状の銅が析出し、通電が可能となり電気銅メッキを施すことができる。また、セラミックス基板上に伝導性物質のペーストを塗布することにより、無電解銅メッキまたは電気銅メッキを施すことができる。

【0014】しかしながら、無電解銅メッキにより析出する銅粒子の粒径が大きいため、銅粒子とセラミックス基材の表面の凹凸部との接触面積が小さい。即ち、アンカー効果が劣るため、銅粒子とセラミックス基板との密着力は弱いものである。また、析出粒子が大きいため、凹部における細心部は空間となり、ここに処理する薬品などが付着するため、析出銅は薬品により腐食され、密着性が低下する。更にまた、伝導性物質のペーストを用いたときは、前記と同様に粒径が無電解銅メッキの数十倍と大きいため、伝導性物質の粒子とセラミックス基材の表面の凹凸部との接触面積が非常に小さいものとな

る。従って、アンカー効果が劣るため、密着力は非常に弱いものである。

【0015】本発明は、前記欠点を改良するためにセラミックス基板上に、まず乾式薄膜クロム層を施すという技術的構成を採用する。セラミックス基板上に金属蒸着などにより乾式薄膜クロム層を形成することにより、クロムが原子状の微粒子となるため、セラミックス基板の凹凸面との接触面積が格段に大きくなる。即ち、アンカー効果が強力となり、クロム粒子とセラミックス基板との密着力は向上する。

【0016】また、クロム層は乾式薄膜法により形成されるため、従来のように薬剤使用によるクロム粒子の腐食の問題は解消される。

【0017】しかしながら、乾式薄膜クロム層上に直接、銅メッキを施すことは、次の理由により困難である。これは、クロムは親水性が強く、これに対して銅金属は親油性が強いいため、互いに反発し合うため密着力が低下するためである。また、空気中の酸素によりクロム金属は酸化され、銅金属層との境界部に酸化物が介在するようになるため密着力は低下する。

【0018】本発明者は前記乾式薄膜クロム層の特性に鑑み、これを改良すべく鋭意検討を加えた。その結果、乾式薄膜クロム層の上に乾式薄膜金（キン）層を形成することが極めて有効であることを見出した。

【0019】乾式薄膜クロム層の上に乾式薄膜金（キン）層を形成することの利点は次の通りである。金（キン）は非常に安定な金属であるため大気中において酸化されないこと、次工程での銅メッキ工程において析出される銅との間に密着力を低下させるような不純物を形成しないこと、更に、金と銅との境界部において金が銅へ拡散しアンカー効果が大きくなり密着力が向上する。

【0020】前記したことから明らかのように、本発明において金と銅が下地に接するという層構成が極めて重要なポイントである。

【0021】本発明において、セラミックス基材上に形成された乾式薄膜クロム層の上に、直ちに前記した乾式薄膜金（キン）層を形成するという方式にかえて、前記乾式薄膜クロム層の上に他の金属の乾式薄膜層を形成し、次いで前記乾式薄膜金（キン）層を形成してもよい。この種の他の金属の乾式薄膜を形成するために使用する金属としては、ニッケル、モリブデン、タングステン、チタン、銀など乾式の薄膜製法に適用できる金属がある。

【0022】本発明において、前記したクロム、金（キン）、などの金属を用いて乾式により薄膜を形成するには、通常の態様に従えばよい。なお、本発明でいう乾式の薄膜製法には、真空蒸着法、陰極スパタリング法、化学蒸気分解法（CVD）などがある。

【0023】本発明において、セラミックス基板としては種々のものが使用できることはいうまでもないことで

ある。例えば、酸化アルミニウム、窒化アルミニウム、炭化ケイ素などのセラミックス基板が使用できる。

【0024】図1に、本発明の第一実施態様の銅メッキセラミックス基板の断面図を示す。図示されるように、本発明の第一実施態様の銅メッキセラミックス基板は、セラミックス基板(1)の片面上に、順次に、乾式薄膜クロム層(2)、乾式薄膜金(キン)層、銅メッキ層(4)を形成して構成されたものである。

【0025】図2に、本発明の第二実施態様の銅メッキセラミックス基板の断面図を示す。図示されるように、本発明の第二実施態様の銅メッキセラミックス基板は、セラミックス基板(1)の両面上に、順次に、乾式薄膜クロム層(2)、乾式薄膜金(キン)層、銅メッキ層(4)を形成して構成されたものである。

【0026】本発明において、銅メッキセラミックス基板(図1、2)の、最上面層である銅表面の酸化防止対策として、産業界で一般に用いられている方法、例えばニッケルメッキ、金メッキ、ハンダメッキ、スズーアンチモンメッキ、などの単独のメッキ被膜、または、複合のメッキ被膜を施したり、あるいは、有機化合物で被覆したりしてもよい。

【0027】図3に、本発明の前記のようにして製作した銅メッキセラミックス基板の応用例としてのペルチエ素子の概略断面図を示す。

【0028】ペルチエ素子とは、異種の導体(または半導体)の接点に電流を通すとき、接点でジュール熱以外の熱の発生または吸熱が起きる現象を、1834年 J. C. A. Peltier によって発見され、これをペルチエ効果といい、この効果を利用するために図3のようにモジュール化したものがペルチエ素子といわれているものである。

【0029】ペルチエ素子の用途としては、例えば、光通信に用いる半導体レーザー装置の冷却装置などがある。前記半導体レーザー装置は、光信号を波長変換機で波長多重[WDM (Wavelength Division Multiplexing)]にできるような形に変換し一括して伝送路に送出する。伝送路上(光ファイバー)は波長多重された形で信号がながれ、波長多重で送られて来た信号は波長変換機で元の光信号に変換される。このため、数十種類の信号を一つの信号として取り扱うことができるため、一本の光ファイバーで数十種類の信号を送ることができ、伝送路としての光ファイバーは数十分の1ですむことになる。

【0030】前記した光通信用の半導体レーザー装置の冷却装置としてペルチエ素子を応用するときの、要求性能についてみると、次の通りである。波長多重に変換する信号の波長をコントロールする制御温度の範囲が非常に狭くなる(一説によれば、0.0℃)と共に半導体レーザーが小型化し、使用するペルチエ素子も小型化し、従来の銅板などの貼り合わせによる製造方法では

対応が難しくなってきた。また、このようにして製作された貼り合わせタイプのペルチエ素子の基板の密着強度は、大きな総体面積でカバーしなければならないという欠点があり、小型化、超小型化には限界がある。

【0031】前記した小型化の問題に対応していくためには、写真法とメッキ法を併用せざるを得ないが、小型化にともないセラミックス基板と導体回路の密着面積が極端に少なくなり、両者の間の密着強度の改善が非常に重要な課題である。

【0032】本発明の前記した銅メッキセラミックス基板の製造方法で製造した銅メッキセラミックス基板は、小型化した半導体レーザーの冷却装置として用いられるペルチエ素子用の基板として十分に対応できるものである。

【0033】従来使用されていたペルチエ素子用基板の製造方法は、前記したように、(1)銅板または銅箔をプレスなどを用いて抜き加工し、セラミックス基板に貼りあわせて製造する方法、(2)伝導性物質のペーストをセラミックス基板に塗布し、焼成後銅メッキを施して製造する方法、などがある。しかしながら、前記の方法で製造されたペルチエ素子用基板には、次のような欠点がある。

【0034】銅板などの貼り合わせ方法による製造では小型化ができず、また、貼りあわせに使用する接着剤などの有機化合物が介在し、熱の伝導性が悪く、消費電力が多くなり不経済である。また、伝導性物質のペーストを用いた場合は、前記したように、伝導性物質の粒子径の問題で、セラミックス基板との密着強度が非常に低く、信頼性にかける。更に、両製品とも有機化合物が介在することになり、有機化合物が劣化し、密着強度は更に低下することになる。

【0035】本発明の銅メッキセラミックス基板は、セラミックス基板上に、有機化合物などが介在せず、また、前記したようにセラミックス基板上に原子状の金属が強力にアンカーされ、更に、薄膜金(キン)層と銅は、メッキ方法により強力に被着し、しかも、金(キン)の拡散によって薄膜金(キン)層と銅メッキ層とは強力に密着する。即ち、セラミックス基板との密着強度は強く、更に、有機化合物の介在がないため、熱の伝導性がよい。また、メッキ方法で製造できることから、写真法と併用することにより、微細な銅メッキセラミックス基板の製造が可能である。

【0036】以上の結果から、本発明の、銅メッキセラミックス基板は、ペルチエ効果を利用した、冷却と加熱を同じに行うことができるペルチエ素子用の基板として有益である。

【0037】以下、本発明を実施例により更に詳しく説明する。なお、本発明は実施例のものに限定されないことはいうまでもないことである。

【0038】

【実施例】セラミックス基板として、酸化アルミニウム、窒化アルミニウム、炭化ケイ素を用い、各セラミックス基材の表面を超音波洗浄機を用いて表面のクリーニングをし、クリーンベンチで熱風乾燥を行った。次いで、乾式の薄膜製法の一つである真空蒸着法を用い、上記で清浄化したセラミックス基板を、真空蒸着機の釜に入れ、真空度を $1\text{Pa} \pm 10\%$ に保ち、温度を $310^\circ\text{C} \pm 5^\circ\text{C}$ でコントロールし、まず、クロムを蒸発させセラミックス基板に規定厚みまでの薄膜を形成させる。次いで、金（キン）を蒸発させ規定厚みまでの薄膜を形成して、銅メッキ前のクロム-金の薄膜セラミックス基板を作成した。また、前記同様にして、クロム-ニッケル-金の薄膜セラミックス基板を作成した。

【0039】次に、ワールドメタル（株）社製の無電解

銅メッキ液を用い、液温 $70^\circ\text{C} \pm 2^\circ\text{C}$ に保ち無電解銅メッキを行った。また、アドテックジャパン（株）社製品の硫酸銅メッキ液を用い、液温 $25^\circ\text{C} \pm 1^\circ\text{C}$ に保ち電解銅メッキをおこなった。更に、前記二つの組合わせによる方法で規定厚みの銅メッキ層を形成した。

【0040】前記のようにして製作した銅メッキセラミックス基板について、島津製作所社製のAGS-50Bを用いて密着力の強弱判断であるピール強度の測定を行った。結果を、下記の表1～表3に示す。表3は、薄膜クロム層と薄膜金層の間に薄膜ニッケル層を施した場合のものである。なお、下表において数値が大きいほど密着力は強いことを示す。

【0041】

【表1】

セラミックス基板	Cr蒸着層厚 (Å)	Au蒸着層厚 (Å)	電解銅メッキ厚 (μm)	ピール測定値 (kg/cm^2)
酸化アルミニウム	1500	1500	35	0.793
"	1000	1500	35	0.820
"	1500	1000	35	0.585
"	1000	1000	35	0.679
窒化アルミニウム	1500	1500	35	0.857
"	1000	1500	35	0.845
"	1500	1000	35	0.712
"	1000	1000	35	0.722
炭化ケイ素	1500	1500	35	0.767
"	1000	1000	35	0.802

【0042】

【表2】

セラミックス基板	Cr蒸着層厚 (Å)	Au蒸着層厚 (Å)	無電解銅メッキ厚 (μm)	電解銅メッキ厚 (μm)	ピール測定値 (kg/cm^2)
酸化アルミニウム	1500	1500	0.3	35	0.745
"	1000	1500	0.3	35	0.760
"	1500	1000	0.3	35	0.642
"	1000	1000	0.3	35	0.631

【0043】

【表3】

セラミックス基板	Cr蒸着層厚 (Å)	Ni蒸着層厚 (Å)	Au蒸着層厚 (Å)	電解銅メッキ厚 (μm)	ピール測定値 (kg/cm^2)
酸化アルミニウム	1500	1500	1500	35	0.830
"	1000	1500	1500	35	0.798
"	1500	1500	1000	35	0.721
"	1000	1500	1000	35	0.732

【0044】

【比較例】セラミックス基板を溶融したカセイソーダに浸漬し表面粗化を行った後、超音波洗浄を行い表面をクリーニングした。次いで、無電解銅メッキを施し、更に電解銅メッキを施した。また、無電解銅メッキ処理を

行う前にクロム蒸着された試料も製作した。なお、この場合のクロム蒸着品は、前記実施例と同様にして前処理を行った。結果を下記の表4に示す。

【0045】

【表4】

セラミックス基板	Cr蒸着層厚 (Å)	無電解銅メッキ厚 (μm)	電解銅メッキ厚 (μm)	ピール測定値 (kg/cm^2)
酸化アルミニウム	なし	0.3	35	0.145
"	なし	0.5	35	0.135
"	なし	0.8	35	0.152
"	1500	0.3	35	0.381
"	1000	0.3	35	0.364

【0046】

【発明の効果】本発明の銅メッキセラミックス基板は、

セラミックス基板上に乾式法によりクロム薄膜層を形成するとともに前記クロム薄膜層上に乾式法により金（キン）薄膜層を施しているため、最外層の銅との密着力は、従来の方法と比較して、約2.5～5.0倍の密着力を示す。特に、ペルチエ素子の場合、密着力は最低でもピール測定値が 0.400 kg/mm^2 以上必要であり、本発明の銅メッキセラミックス基板は、この要求を十分に満足するものである。

【図面の簡単な説明】

【図1】 本発明の、銅メッキセラミックス基板の第一の実施形態の拡大断面図である。

【図2】 本発明の、銅メッキセラミックス基板の第二の実施形態の拡大断面図である。

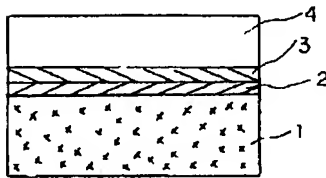
【図3】 本発明の、銅メッキセラミックス基板を用い

たペルチエ素子の拡大断面図である。

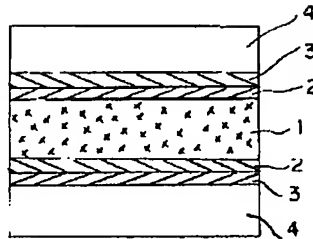
【符号の説明】

- | | |
|----------------|-----------|
| (1) | セラミックス基板 |
| (2) | 薄膜クロム層 |
| (3) | 薄膜金（キン）層 |
| (4) | 銅メッキ層 |
| A | ペルチエ素子 |
| a | 銅セラミックス基板 |
| b | 半導体 |
| c | （内部）導体回路 |
| d | （外部）導体回路 |
| A ₁ | 吸熱側 |
| A ₂ | 発熱側 |

【図1】



【図2】



【図3】

